

T S1/5/1

1/5/1

DIALOG(R) File 351:Derwent WPI

(c) 2005 Thomson Derwent. All rts. reserv.

015878311 **Image available**

WPI Acc No: 2004-036144/200404

XRPX Acc No: N04-115073

Electronic apparatus e.g. mobile computer, mobile telephone, has current detector circuit which connects in series to transistor for switching and transistor for detection when transistor for drive is in conduction state

Patent Assignee: SEIKO EPSON CORP (SHIH)

Inventor: JO H

Number of Countries: 005 Number of Patents: 007

Patent Family:

Patent No	Kind	Date	Applicat No	Kind	Date	Week
CN 1448908	A	20031015	CN 2003107594	A	20030328	200404 B
JP 2004004673	A	20040108	JP 200385842	A	20030326	200415
JP 2004004675	A	20040108	JP 200385845	A	20030326	200405
KR 2003078741	A	20031008	KR 200319409	A	20030328	200411
US 20040108518	A1	20040610	US 2003388810	A	20030317	200438
US 6806497	B2	20041019	US 2003388810	A	20030317	200469
TW 200402678	A	20040216	TW 2003107327	A	20030328	200568

Priority Applications (No Type Date): JP 200385842 A 20030326; JP 200297290 A 20020329

Patent Details:

Patent No	Kind	Lan Pg	Main IPC	Filing Notes
CN 1448908	A		G09G-003/30	
JP 2004004673	A	19	G09G-003/30	
JP 2004004675	A	19	G09G-003/30	
KR 2003078741	A		G09G-003/30	
US 20040108518	A1		H01L-031/336	
US 6806497	B2		H01L-029/04	
TW 200402678	A		G09G-003/30	

Abstract (Basic): JP 2004004673 A

NOVELTY - A transistor for drive (Q11) is controlled based on an electric charge held in a capacitor (C1) according to an electrical signal from a transistor for switching (Q12). A current is supplied to an organic electroluminescence (EL) device (21) if the transistor (Q11) is in a conduction state. A current detector circuit (19a) is connected in series to the transistor (Q12) and a transistor for detection (Q14).

DETAILED DESCRIPTION - INDEPENDENT CLAIMS are also included for the following:

- (a) an electronic apparatus drive method; and
- (b) a electro-optical apparatus.

USE - Electronic apparatus e.g. mobile computer, mobile telephone.

ADVANTAGE - Enables detecting operating characteristic of an electronic circuit with high precision.

DESCRIPTION OF DRAWING(S) - The figure shows the circuit diagram showing internal circuit structure of a pixel circuit. (Drawing includes non-English language text).

Current detector circuit (19a)

Organic EL device (21)

Capacitor (C1)

Transistor for drive (Q11)

Transistor for switching (Q12)

Transistor for detection (Q14)

pp; 19 DwgNo 3/9

Title Terms: ELECTRONIC; APPARATUS; MOBILE; COMPUTER; MOBILE; TELEPHONE;
CURRENT; DETECT; CIRCUIT; CONNECT; SERIES; TRANSISTOR; SWITCH; TRANSISTOR
; DETECT; TRANSISTOR; DRIVE; CONDUCTING; STATE

Derwent Class: P85; T04; U14; W01

International Patent Class (Main): G09G-003/30; H01L-029/04; H01L-031/336

International Patent Class (Additional): G09F-009/30; G09G-003/20;

H05B-033/14

File Segment: EPI; EngPI

?

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2004-4673

(P2004-4673A)

(43) 公開日 平成16年1月8日(2004.1.8)

(51) Int.Cl.⁷

G09G 3/30

G09G 3/20

H05B 33/14

F1

G09G 3/30

G09G 3/30

G09G 3/20 624B

G09G 3/20 641D

G09G 3/20 670J

テーマコード(参考)

3K007

5C080

審査請求 有 請求項の数 15 OL (全 19 頁) 最終頁に続く

(21) 出願番号 特願2003-85842 (P2003-85842)

(22) 出願日 平成15年3月26日(2003.3.26)

(31) 優先権主張番号 特願2002-97290 (P2002-97290)

(32) 優先日 平成14年3月29日(2002.3.29)

(33) 優先権主張国 日本国(JP)

(71) 出願人 000002369

セイコーエプソン株式会社

東京都新宿区西新宿2丁目4番1号

(74) 代理人 100095728

弁理士 上柳 雅普

(74) 代理人 100107076

弁理士 藤網 英吉

(74) 代理人 100107261

弁理士 須俣 修

(72) 発明者 城 宏明

長野県諏訪市大和3丁目3番5号 セイコ

ーエプソン株式会社内

Fターム(参考) 3K007 AB11 AB17 BA06 DB03 GA04

5C080 AA06 BB05 DD29 EE28 FF11

JJ02 JJ03 JJ04 JJ06 KK07

KK47

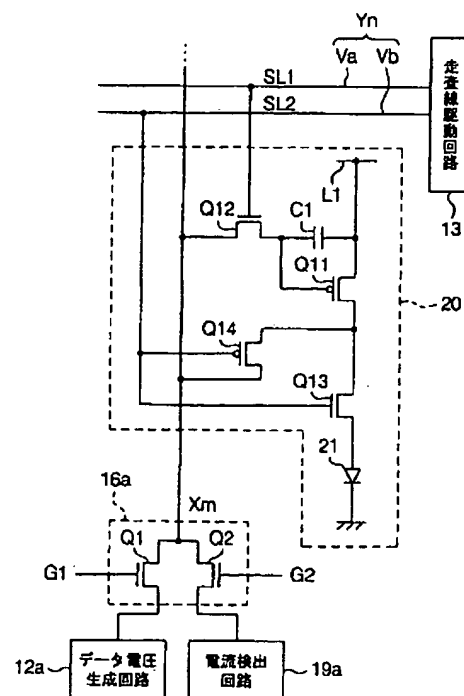
(54) 【発明の名称】 電子装置、電子装置の駆動方法、電気光学装置及び電子機器

(57) 【要約】

【課題】高い精度で電子回路の動作特性を検出できる電子回路、電子装置、電子回路の駆動方法、電気光学装置及び電子機器を提供する。

【解決手段】図案回路20に、駆動用トランジスタQ11と有機EL素子21との間に接続させたスイッチング用トランジスタQ13と、駆動用トランジスタQ11が出力する駆動電流を電流検出回路19aに供給する検出用トランジスタQ14を設ける。スイッチング用トランジスタQ13をオフした状態でスイッチング用トランジスタQ12をオンさせて保持キャパシタC1にテスト用データ電流Vdataaに供給する。次に、スイッチング用トランジスタQ13をオフした状態で検出用トランジスタQ14をオンさせて、駆動用トランジスタからの駆動電流を検出用トランジスタQ14を介して電流検出回路19aに供給する。電流検出回路19aはテスト用のデータ電流Vdataaに対する駆動電流を検出できる。

【選択図】 図8



【特許請求の範囲】

【請求項1】

複数の単位回路を備えた電子装置であって、
前記複数の単位回路の各々は、
第1のトランジスタと、
前記第1のトランジスタを介して供給される電気信号を電気量として保持する保持素子と、
前記保持素子に保持された電気量に基づいて導通状態が制御される第2のトランジスタと、
前記導通状態に相対した電流量が供給される被駆動素子と、
前記第2のトランジスタと直列に接続された第3のトランジスタと、を含み、
前記第3のトランジスタを介して電流量を検出するための検査部に接続可能であること、
を特徴とする電子装置。

10

【請求項2】

複数の単位回路を備えた電子装置であって、
前記複数の単位回路の各々は、
第1のトランジスタと、
前記第1のトランジスタを介して供給される電気信号を電気量として保持する保持素子と、
前記保持素子に保持された電気量に基づいて導通状態が制御される第2のトランジスタと、
前記導通状態に相対した電流量が供給される被駆動素子と、を含み、
前記第2のトランジスタは前記第1のトランジスタと直列に接続されており、
前記第1のトランジスタを介して電流量を検出するための検査部に接続可能であること、
を特徴とする電子装置。

20

【請求項3】

請求項1または2に記載の電子装置において、
前記被駆動素子と前記第2のトランジスタとの間に、第4のトランジスタが接続されていることを特徴とする電子装置。

【請求項4】

請求項1乃至3のいずれかに記載の電子装置において、
前記被駆動素子は電流駆動素子であることを特徴とする電子装置。

30

【請求項5】

請求項3に記載の電子装置において、
前記検査部が検出を行っている期間は、前記第4のトランジスタは少なくともオフ状態であること、
を特徴とする電子装置。

【請求項6】

請求項1に記載の電子装置において、
前記第3のトランジスタは、前記複数の単位回路の各々に設けられていること、
を特徴とする電子装置。

40

【請求項7】

請求項1乃至6のいずれかに記載の電子装置において、
前記検査部で求めた前記第1のトランジスタを介して供給される電気信号に対する補正值を記憶する記憶回路を備えたことを特徴とする電子装置。

【請求項8】

請求項1乃至7のいずれかに記載の電子装置において、
前記検査部は、前記第2のトランジスタを含む電流経路を通過する電流を検出し、
前記電流経路は、前記被駆動素子は含まないこと、
を特徴とする電子装置。

50

【請求項 9】

第1のトランジスタと、前記第1のトランジスタを介して供給される電気信号を電気量として保持する保持素子と、前記保持素子に保持された電気量に基づいて導通状態が設定される第2のトランジスタと、前記導通状態に相対した電流量が供給される被駆動素子と、前記第2のトランジスタと直列に接続された第3のトランジスタと、を備えた電子装置の駆動方法であって、

前記第1のトランジスタをオンさせて前記電気信号に基づく電気量を前記保持素子に保持する第1のステップと、

前記第3のトランジスタをオン状態として、前記第2のトランジスタと電流量を検出するための検査部とを前記第3のトランジスタを介して電氣的に接続し、前記第2のトランジスタ及び前記第3のトランジスタを含む電流経路を通過する電流の電流量を検出する第2のステップとを備えたこと、

を特徴とする電子装置の駆動方法。

【請求項 10】

請求項9に記載の電子装置の駆動方法において、

前記電流経路は、被駆動素子を含まないこと、

を特徴とする電子装置の駆動方法。

【請求項 11】

複数の走直線と複数のデータ線との交差部に対応して配置された複数の画素回路を備えた電気光学装置であって、

前記複数の画素回路の各々は、

前記複数の走直線の対応する走直線を介して供給される走直信号により導通が制御される第1のトランジスタと、

前記複数のデータ線の対応するデータ線及び前記第1のトランジスタを介して供給されるデータ信号を電気量としてを保持する保持素子と、

前記保持素子に保持された電気量に基づいて導通状態が制御される第2のトランジスタと、

前記導通状態に相対した電流量が供給される電気光学素子と、

前記第2のトランジスタと直列に接続された第3のトランジスタと、を含み、前記複数の画素回路の各々は前記第3のトランジスタを介して電流量を検出する検査部に接続可能であること、

を特徴とする電気光学装置。

【請求項 12】

複数の走直線と複数のデータ線との交差部に対応して配置された複数の画素回路を備えた電気光学装置であって、

前記複数の画素回路の各々は、

前記複数の走直線の対応する走直線を介して供給される走直信号により導通が制御される第1のトランジスタと、

前記複数のデータ線の対応するデータ線及び前記第1のトランジスタを介して供給されるデータ信号を電気量としてを保持する保持素子と、

前記保持素子に保持された電気量に基づいて導通状態が制御され、前記第1のトランジスタと直列に接続された第2のトランジスタと、

前記導通状態に相対した電流量が供給される電気光学素子と、を含み、

前記複数の画素回路の各々は前記第1のトランジスタを介して電流量を検出する検査部に接続可能であること、

を特徴とする電気光学装置。

【請求項 13】

請求項11に記載の電気光学装置において、

前記第3のトランジスタは、前記複数のデータ線の対応するデータ線を介して前記検査部に接続可能であること、

を特徴とする電気光学装置。

【請求項14】

請求項11乃至13のいずれかに記載の電気光学装置において、
前記検査部は、前記電流量を検出する電流検出回路と、
前記電流検出回路にて検出した電流量に基づいて前記電気信号に対する補正値を求める補正値算出回路と、
前記画素回路に対する前記補正値を記憶する記憶回路と、を含み、
前記電気信号を前記補正値で補正すること、
を特徴とする電気光学装置。

【請求項15】

請求項11乃至14のいずれかに記載の電気光学装置が実装されてなる電子機器。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、電子回路、電子装置、電子回路の駆動方法、電気光学装置及び電子機器に関するものである。

【0002】

【従来の技術】

近年、電気光学装置としての表示装置は、有機EL素子を用いた電気光学装置が注目されている。この種の有機EL素子を用いた電気光学装置には、駆動方式の一つとしてアクティブマトリクス駆動方式がある。

【0003】

アクティブマトリクス駆動方式の電気光学装置においては、有機EL素子の輝度を制御するために、各有機EL素子に対してそれぞれ画素回路が設けられている。各画素回路における有機EL素子の輝度階調の制御は、輝度階調に応じたデータ信号（電圧値または電流値）を画素回路の保持キャパシタに供給することによって行われる。つまり、保持キャパシタには、設定した発光輝度階調に応じた電荷が充電される。そして、保持キャパシタに保持された電荷量に応じて駆動用TFT（Thin Film Transistor）の導通状態が設定され、前記導通状態に応じた電流が有機EL素子に供給される（例えば、特許文献1参照）。

【0004】

【特許文献1】

国際公開第W098/36406号パンフレット

【0005】

【発明が解決しようとする課題】

ところで、画素回路は少なくとも1つのトランジスタなどの能動素子から構成されるが、全ての能動素子の特性を厳密に均一化することは困難である。特に、ディスプレイなどの画素回路を構成する薄膜トランジスタ（TFT）は、特性のバラツキが大きい。このことから、所定のデータ信号を入力した時に所望の輝度を得ることは困難である。

【0006】

また、画素回路を構成する能動素子や電気光学素子の経時劣化により特性が変化してしまうという問題があった。

【0007】

本発明は、上記問題点を解消するためになされたものであって、その目的は高い精度で電子回路の動作特性を検出することができる電子回路、電子装置、電子回路の駆動方法、電気光学装置及び電子機器を提供することにある。

【0008】

【課題を解決するための手段】

本発明における第1の電子装置は、複数の単位回路を備えた電子装置であって、前記複数の単位回路の各々は、第1のトランジスタと、前記第1のトランジスタを介して供給され

10

20

30

40

50

る電気信号を電気量として保持する保持素子と、前記保持素子に保持された電気量に基づいて導通状態が制御される第2のトランジスタと、前記導通状態に相対した電流量が供給される被駆動素子と、前記第2のトランジスタと直列に接続された第3のトランジスタと、を含み、前記第3のトランジスタを介して電流量を検出するための検査部に接続可能であることを特徴とする。

【0009】

これによれば、第3のトランジスタをオンさせることによって、被駆動素子に供給されるべき第2のトランジスタからの電荷量に相対した電流量が同第3のトランジスタを介して得ることができ、従って、電子回路の動作特性を検出することができ、なお、前記第3のトランジスタは各単位回路内に設けても良いし、前記複数の単位回路のうちいくつかの単位回路に対して共通に設けても良い。

10

【0010】

本発明の第2の電子装置は、複数の単位回路を備えた電子装置であって、前記複数の単位回路の各々は、第1のトランジスタと、前記第1のトランジスタを介して供給される電気信号を電気量として保持する保持素子と、前記保持素子に保持された電気量に基づいて導通状態が制御される第2のトランジスタと、前記導通状態に相対した電流量が供給される被駆動素子と、を含み、前記第2のトランジスタは前記第1のトランジスタと直列に接続されており、前記第1のトランジスタを介して電流量を検出するための検査部に接続可能であることを特徴とする。

【0011】

この第2の電子装置の対応する実施形態としては、例えば、後述する第4の実施形態のような電気信号として電流信号が供給される回路構成を有する電子装置が挙げられる。

20

【0012】

上記の電子装置において、前記被駆動素子と前記第2のトランジスタとの間に、第4のトランジスタを接続させた。

【0013】

これによれば、第4のトランジスタをオフ状態として、前記被駆動素子への電流供給を停止した状態で、前記第3のトランジスタまたは前記第1のトランジスタをオン状態とすることによって、前記被駆動素子に供給されるべき第2のトランジスタを通過する電流の電流量が前記第3のトランジスタまたは前記第1のトランジスタを介して検出することができ、すなわち、前記検査部が検出を行っている期間は前記第4のトランジスタは少なくともオフ状態であることが好ましい。

30

【0014】

上記の電子装置において、前記被駆動素子は、例えば有機EL素子などの電流駆動素子であってもよい。有機EL素子は発光層が有機材料で構成されている。

【0015】

上記の電子装置において、前記第3のトランジスタは、前記複数の単位回路の各々に設けられていることが好ましい。これにより前記複数の単位回路の各々の電流特性の検出することが可能となる。

【0016】

上記の電子装置において、前記保持素子は、例えば前記複数の単位回路の各々に供給された電気信号を電荷量として保持する容量素子であってもよい。

40

【0017】

上記電子装置において、前記保持素子はSRAMなどの記憶素子であってもよい。

【0018】

上記の電子装置において、前記検査部で求めた前記第1のトランジスタを介して供給される電気信号に対する補正値を記憶する記憶回路を備えた。

これによれば、記憶回路に記憶した補正値を使って電子装置の動作特性を補正して被駆動素子の動作を調整することができ、

【0019】

50

本発明における電子装置の駆動方法は、第1のトランジスタと、前記第1のトランジスタを介して供給される電気信号を電流量として保持する保持素子と、前記保持素子に保持された電流量に基づいて導通状態が設定される第2のトランジスタと、前記導通状態に相對した電流量が供給される被駆動素子と、前記第2のトランジスタと直列に接続された第3のトランジスタと、を備えた電子装置の駆動方法であって、前記第1のトランジスタをオンさせて前記電気信号に基づく電流量を前記保持素子に保持する第1のステップと、前記第3のトランジスタをオン状態として、前記第2のトランジスタと電流量を検出するための検査部とを前記第3のトランジスタを介して電氣的に接続し、前記第2のトランジスタ及び前記第3のトランジスタを含む電流経路を通過する電流の電流量を検出する第2のステップとを備えたことを特徴とする。

10

【0020】

これによれば、検査部は被駆動素子に供給されるべき電流量が前記検査部で検出することができ。

【0021】

上記の電子装置の駆動方法において、前記電流経路は前記被駆動素子を含まないようにすることが好ましい。

【0022】

上記の電子装置の駆動方法において、前記被駆動素子は、有機EL素子などの電流駆動素子であってもよい。

【0023】

本発明における第1の電気光学装置は、複数の走直線と複数のデータ線との交差部に対応して配置された複数の画素回路を備えた電気光学装置であって、前記複数の画素回路の各々は、前記複数の走直線の対応する走直線を介して供給される走直信号により導通が制御される第1のトランジスタと、前記複数のデータ線の対応するデータ線及び前記第1のトランジスタを介して供給されるデータ信号を電流量としてを保持する保持素子と、前記保持素子に保持された電流量に基づいて導通状態が制御される第2のトランジスタと、前記導通状態に相對した電流量が供給される電気光学素子と、前記第2のトランジスタと直列に接続された第3のトランジスタと、を含み、前記複数の画素回路の各々は前記第3のトランジスタを介して電流量を検出する検査部に接続可能であることを特徴とする。

20

上記の電気光学装置において、前記第3のトランジスタは前記複数の画素回路の各々に設けても良いし、前記複数の画素回路のいくつかの画素回路に共通に設けても良い。

30

上記の電気光学装置において、前記第3のトランジスタは、前記複数のトランジスタの対応するデータ線を介して前記検査部に接続可能であるようにしてもよい。これによれば、検査用配線を設けなくともデータ線を検査用配線として利用することが可能である。

【0024】

本発明の第2の電気光学装置は、複数の走直線と複数のデータ線との交差部に対応して配置された複数の画素回路を備えた電気光学装置であって、前記複数の画素回路の各々は、前記複数の走直線の対応する走直線を介して供給される走直信号により導通が制御される第1のトランジスタと、前記複数のデータ線の対応するデータ線及び前記第1のトランジスタを介して供給されるデータ信号を電流量としてを保持する保持素子と、前記保持素子に保持された電流量に基づいて導通状態が制御され、前記第1のトランジスタと直列に接続された第2のトランジスタと、前記導通状態に相對した電流量が供給される電気光学素子と、を含み、前記複数の画素回路の各々は前記第1のトランジスタを介して電流量を検出する検査部に接続可能であることを特徴とする。

40

【0025】

上記の電気光学装置において、前記検査部は、前記電流量を検出する電流検出回路と、前記電流検出回路にて検出した電流量に基づいて前記電気信号に対する補正值を求める補正值算出回路と、前記画素回路に対する前記補正值を記憶する記憶回路とからなり、前記電気信号を設定する際、前記電気信号を前記補正值で補正するようにした。

【0026】

50

これによれば、補正值算出回路によって、画素回路の動作特性のはりつきを調整するための補正值を求め、その画素回路に対する前記補正值を記憶回路に記憶回路する。従って、記憶回路に記憶した電子回路の補正值を使って画素回路を動作特性を補正して被駆動素子の動作を調整することが出来る。

【0027】

本発明における電子機器は、上記の電気光学装置が実装されている。

【0028】

【発明の実施の形態】

(第1実施形態)

以下、本発明を具体化した第1実施形態を図1～図5に従って説明する。

10

【0029】

図1は、電気光学装置としての有機ELディスプレイ10の回路構成を示すブロック回路図を示す。図2は、表示パネル部とデータ線駆動回路の内部回路構成を示すブロック回路図を示す。図3は、画素回路の内部回路構成を示す回路図を示す。

【0030】

図1において、有機ELディスプレイ10は、表示パネル部11、データ線駆動回路12、走直線駆動回路13、メモリ14、発振回路15、セレクト回路16及び制御回路17を備えている。

【0031】

有機ELディスプレイ10の各要素11～17は、それぞれが独立した電子部品によって構成されていてもよい。例えば、各要素12～17が1チップの半導体集積回路装置によって構成されていてもよい。また、各要素11～17の全部若しくは一部が一体となった電子部品として構成されていてもよい。例えば、表示パネル部11に、データ線駆動回路12と走直線駆動回路13とが一体的に形成されていてもよい。各構成要素12～16の全部若しくは一部がプログラマブルなICチップで構成され、その機能がICチップに書き込まれたプログラムによりソフトウェア的に実現されてもよい。

20

【0032】

表示パネル部11は、図2に示すように、マトリクス状に配列された複数の画素回路20を有している。つまり、各画素回路20は、その列方向に沿ってのびる複数のデータ線X1～Xm(mは整数)と、行方向に沿ってのびる複数の走直線Y1～Yn(nは整数)との間にそれぞれ接続されることにより、各画素回路20はマトリクス状に配列されている。各画素回路20には被駆動素子として発光層が有機材料で構成された有機EL素子21を有している。尚、画素回路20内に形成れる後記するトランジスタは、シリコンベースのトランジスタでもよいが、本実施形態では薄膜トランジスタ(TFT)で構成している。

30

【0033】

データ線駆動回路12は、前記各データ線X1～Xmに対してデータ電圧生成回路12aがそれぞれ設けられている。各データ電圧生成回路12aは、それぞれ対応するデータ線X1～Xmを介して画素回路20に電気信号、即ち本実施形態ではデータ信号(データ電圧Vdata)を供給する。画素回路20は、このデータ電圧Vdataに応じて同画素回路20の内部状態が設定されると、これに応じて有機EL素子21に流れる電流値が制御され、同有機EL素子21の輝度が制御される。

40

【0034】

走直線駆動回路13は、前記複数の走直線Ynの中の1本を選択駆動して1行分の画素回路群を選択する。走直線Y1～Ynは、それぞれ第1副走直線Vaと第2副走直線Vbとから構成されている。走直線駆動回路13は、第1副走直線Vaに第1選択信号SL1を出力し、第2副走直線Vbに第2選択信号SL2を出力する。メモリ14は、コンピュータ18から供給される表示データを記憶する。又、メモリ14は、補正值算出回路を構成する検査装置19から供給されるテスト用表示データを記憶するようになっている。発振回路15は、基準動作信号を有機ELディスプレイ10の他の構成要素の供給する。

50

【0035】

セレクト回路16は、表示パネル部11とデータ線駆動回路12との間に設けられている。各セレクト回路16は、各データ線 $X_1 \sim X_m$ ごとに切換え回路16aを備えている。各切換え回路16aは、図8に示すように第1ゲートトランジスタ Q_1 と第2ゲートトランジスタ Q_2 とからそれぞれ構成されている。そして、各セレクト回路16の第1ゲートトランジスタ Q_1 は、対応するデータ線 $X_1 \sim X_m$ と、対応するデータ電圧生成回路30とをそれぞれ接続する。各セレクト回路16の第2ゲートトランジスタ Q_2 は、対応するデータ線 $X_1 \sim X_m$ と、検査部としての検査装置19に設けた対応するデータ線 $X_1 \sim X_m$ ごとに設けられた電流検出回路19aとをそれぞれ接続する。第1及び第2ゲートトランジスタ Q_1 、 Q_2 は、制御回路17からの第1及び第2ゲート信号 G_1 、 G_2 に基づいてそれぞれオン・オフ制御されるようになっている。

10

【0036】

制御回路17は、前記各要素11～16を統括制御する。制御回路17は、表示パネル部11の表示状態を表す前記メモリ14に記憶したコンピュータ18からの表示データ（画像データ）を、各有機EL素子21の発光の輝度を表すマトリクスデータに変換する。マトリクスデータは、1行分の画素回路群を順次選択するための走査線駆動信号と、選択された画素回路群の有機EL素子21の輝度を設定するデータ電圧 V_{data} のレベルを決定するデータ線駆動信号とを含む。そして、走査線駆動信号は、走査線駆動回路18に供給する。また、データ線駆動信号は、データ線駆動回路12に供給される。

20

【0037】

又、制御回路17は、有機ELディスプレイ10が検査装置19を使って表示パネル部11の各画素回路20についての検査を行う時、テストモードとなる。テストモードになると、制御回路17は、前記メモリ14に記憶した検査装置19からのテスト用表示データ（画像データ）を、各有機EL素子21の発光の輝度を表すマトリクスデータ（テスト用マトリクスデータ）に変換する。

【0038】

このテスト用マトリクスデータは、1行分の画素回路群を順次選択するためのテスト用の走査線駆動信号と、選択された画素回路群の有機EL素子21のテスト用輝度を設定するテスト用のデータ電圧 V_{data} のレベルを決定するテスト用のデータ線駆動信号とを含む。そして、テスト用の走査線駆動信号は、走査線駆動回路18に供給される。また、テスト用のデータ線駆動信号は、データ線駆動回路12に供給される。又、テストモードにおいて、制御回路17は、表示パネル部11の各画素回路20について検査を行うための第1及び第2ゲート信号 G_1 、 G_2 を前記セレクト回路16に供給する。因みに、テストモードでない通常モードの時には、制御回路17は、第1ゲート信号 G_1 のみ出力し第1ゲートトランジスタ Q_1 をオン、第2ゲートトランジスタ Q_2 をオフとなる状態を維持させている。

30

【0039】

次に、画素回路20の内部回路構成について図8に従って説明する。説明の便宜上、 m 番目のデータ線 X_m と n 番目の走査線 Y_n との交点に配置され、両データ線 X_m と走査線 Y_n との間に接続された画素回路20について説明する。

40

【0040】

画素回路20は、本実施形態は電圧駆動型の画素回路であって、被駆動素子としての有機EL素子21を備えている。第2のトランジスタとしての駆動用トランジスタ Q_{11} 、第1のトランジスタとしてのスイッチング用トランジスタ Q_{12} 、第4のトランジスタとしての発光制御用トランジスタ Q_{13} 、第3のトランジスタとしての検出用トランジスタ Q_{14} 、保持素子としての保持キャパシタ C_1 を備えている。

【0041】

スイッチング用トランジスタ Q_{12} 及び発光制御用トランジスタ Q_{13} はNチャネルTFTよりな構成されている。駆動用トランジスタ Q_{11} 及び検出用トランジスタ Q_{14} はPチャネルTFTよりな構成されている。

50

【0042】

駆動用トランジスタQ11は、ドレインがスイッチング用トランジスタQ13を介して前記有機EL素子21の陽極に接続され、ソースが電源線L1に接続されている。駆動用トランジスタQ11のゲートと電源線L1との間には、保持キャパシタC1が接続されている。また、駆動用トランジスタQ11のゲートは、スイッチング用トランジスタQ12を介して前記データ線Xmに接続されている。さらに、駆動用トランジスタQ11のドレインは、前記検出用トランジスタQ14を介して前記データ線Xmに接続されている。

【0043】

スイッチング用トランジスタQ12のゲートは、第1副走直線Vaが接続されている。前記検出用トランジスタQ14のソースはQ11のドレインに接続されている。又、発光制御用トランジスタQ13及び検出用トランジスタQ14のゲートは、ともに第2副走直線Vbに接続されている。

【0044】

次に、上記のように構成した有機ELディスプレイ10の作用を画素回路20の動作に従って説明する。

(通常モード)

まず、通常モードを図4に示す各信号SL1、SL2、G1、G2のタイミングチャートに従って説明する。

【0045】

今、n行目の走直線Ynが選択されて走直線Ynに接続された各画素回路20が発光動作にはいる時、走直線駆動回路13から走直線Ynの第1副走直線Vaを介してスイッチング用トランジスタQ12をオン状態とする第1選択信号SL1が出力され、スイッチング用トランジスタQ12がオン状態となる。これと同時に、制御回路17からセレクト回路16の各切換え回路16aに、第1ゲートトランジスタQ1をオン状態とする第1ゲート信号G1が出力され、第1ゲートトランジスタQ1がオン状態となる。このとき、スイッチング用トランジスタQ12及び第1ゲートトランジスタQ1のオンに基づいて各データ電圧生成回路12aから対応する各画素回路20の保持キャパシタC1にデータ電圧Vda_nがそれぞれ供給される。時間T1の経過後、スイッチング用トランジスタQ12及び第1ゲートトランジスタQ1をオフ状態とする第1選択信号SL1及び第1ゲート信号G1が供給され、データ書き込み期間が終了する。

データ電圧Vda_nをオン状態にあるスイッチング用トランジスタQ12を介して画素回路20に供給している期間は、検出用トランジスタQ14及び発光制御用トランジスタQ13はそれぞれオフ状態及びオン状態としておく。

時間T1の途中あるいは時間T1の経過後、駆動用トランジスタQ11の導通状態に応じた電流の有機EL素子に対する供給が開始される。

【0046】

次いで、発光制御用トランジスタQ13をオフ状態として電流の有機EL素子に対する供給を停止し、次のデータ書き込み期間の開始を待つ。

【0047】

なお、データ電圧Vda_nをスイッチング用トランジスタQ12を介して画素回路20に供給している期間は、検出用トランジスタQ14は、オン状態及びオフ状態のいずれであってもよい。

しかしながら、オン状態にある検出用トランジスタQ14を介して画素回路20とデータ線Xmとの間に流れる微小な電流がデータ電圧Vda_nが擾動を与える可能性もあるので、本実施形態のようにデータ電圧Vda_nをスイッチング用トランジスタQ12を介して画素回路20に供給している期間は、検出用トランジスタQ14はオフ状態としておくことが好ましい。

さらに、通常モードの全期間において検出用トランジスタQ14をオフ状態であってももちろん構わない。

本実施形態では、発光制御用トランジスタQ13と検出用トランジスタQ14とは、相補

10

20

30

40

50

的な動作するような回路構成となっているが、もちろん、それぞれ独立して制御することも可能である。

【0048】

この動作を繰返すことによって、各走直線 $Y_1 \sim Y_n$ 上にある各画素回路20の有機EL素子21はデータ電圧 V_{data} に対応した輝度でそれぞれ発光制御され、有機ELディスプレイ10はコンピュータ18からの表示データに基づく画像を表示する。

【0049】

(テストモード)

次に、駆動方法の一態様であるテストモードについて説明する。有機ELディスプレイ10は検査装置19に接続することによってテストモードとなる。検査装置19から有機ELディスプレイ10にテスト用表示データが出力されると、制御回路17は、テストモードとなり、テスト用表示データを各有機EL素子21の発光の輝度階調を表すマトリクスデータ(テスト用マトリクスデータ)に変換する。そして、制御回路17は、テスト用の走直線駆動信号及びテスト用のデータ線駆動信号を走直線駆動回路18及びデータ線駆動回路12に出力する。

【0050】

図5は、テストモードにおける各信号 SL_1 、 SL_2 、 G_1 、 G_2 のタイミングチャートを示す。今、例えば、走直線駆動回路18から走直線 Y_n の第1副走直線 V_a にスイッチング用トランジスタ Q_{12} をオン状態とする第1選択信号 SL_1 が出力され、走直線 Y_n 上にある各画素回路20のスイッチング用トランジスタ Q_{12} がオン状態となる。これと同時に、制御回路17からセレクト回路16の各切換え回路16aに第1ゲートトランジスタ Q_1 をオン状態とする第1ゲート信号 G_1 が出力され、各切換え回路16aの第1ゲートトランジスタ Q_1 がオン状態となる。

【0051】

これにより、オン状態にあるスイッチング用トランジスタ Q_{12} 及び第1ゲートトランジスタ Q_1 を介してデータ電圧生成回路12aから保持キャパシタ C_1 にテスト用のデータ電圧 V_{data} が供給される。一方、テスト用データ電圧 V_{data} を供給している期間中は、検出用トランジスタ Q_{14} をオフ状態とする第2選択信号 SL_2 を供給して検出用トランジスタ Q_{14} をオフ状態としておく。

時間 t_1 の経過後、スイッチングトランジスタ Q_{12} 及び第1ゲートトランジスタ Q_1 をオフ状態とする第1選択信号 SL_1 及び第1ゲート信号 G_1 を供給し、画素回路20におけるデータ書き込み期間が終了する。この時、検出用トランジスタ Q_{14} 及び発光制御用トランジスタ Q_{18} をそれぞれオン状態及びオフ状態とする第2選択信号 SL_2 を供給する。

【0052】

次いで、制御回路17からセレクト回路16の各切換え回路16aに第2ゲートトランジスタ Q_2 をオン状態とする第2ゲート信号 G_2 が供給され、第2ゲートトランジスタ Q_2 がオン状態となる。画素回路20において、この第2ゲートトランジスタ Q_2 のオンに基づいて駆動用トランジスタ Q_{11} の動作に基づくテスト用のデータ電圧 V_{data} に相対した電流値の駆動電流が流れる。この時、駆動用トランジスタ Q_{11} からの駆動電流は、検出用トランジスタ Q_{14} 及び第2ゲートトランジスタ Q_2 を介して検査装置19の走直線 Y_n 上にある各画素回路20に対して設けられた各電流検出回路19aにそれぞれ出力される。

【0053】

そして、この動作を順次各走直線 $Y_1 \sim Y_n$ の各画素回路20に対して行い、各走直線 $Y_1 \sim Y_n$ の各画素回路20に対して設けられた各電流検出回路19aにそれぞれ出力される。

【0054】

検査装置19において、各走直線 $Y_1 \sim Y_n$ の各画素回路20に対して設けられた電流検出回路19aは、入力した出力電流をデジタル変換して出力電流値を検出電流値として送

10

20

30

40

50

れぞれ求める。そして、検査装置 19 は、各電流検出回路 19a で求めた画素回路 20 の検出電流値をテスト用のデータ電圧 V_{data} に対する設定電流値とそれぞれ比較する。そして、検査装置 19 は、その比較結果を一時記憶する。尚、設定電流値は、テスト用のデータ電圧 V_{data} で画素回路 20 から規格上出力されなければならない電流値であって予め試験又は理論上から得られた値である。

【0055】

この比較結果を一時記憶した後、新たに異なる値のテスト用のデータ電圧 V_{data} を使って同様のテストを有機 EL ディスプレイ 10 に対して行う。そして、検査装置 19 は、前記と同様に、各電流検出回路 19a が求めた画素回路 20 の検出電流値をテスト用のデータ電圧 V_{data} に対する設定電流値とそれぞれ比較し、その比較結果を記憶する。

10

【0056】

検査装置 19 は、2 種類の異なるテスト用のデータ電圧 V_{data} に対する比較結果に基づいて各画素回路 20 のデータ電圧 V_{data} に対する駆動用トランジスタ Q11 の出力電流特性を検査する。そして、検査装置 19 は、各画素回路 20 の特性が目標（規格）の特性となるように各画素回路 20 毎に補正値を求める。即ち、設定輝度に対するデータ電圧 V_{data} に対する補正値 ΔV_d を各画素回路 20 毎に求める。

【0057】

検査装置 19 は、この求めた各画素回路 20 毎に求めた補正値 ΔV_d を有機 EL ディスプレイ 10 に出力する。各画素回路 20 毎に求められた補正値 ΔV_d は、制御回路 17 に内蔵された不揮発性メモリ等よりなるメモリ 17a に記憶されて、テストモードは終了する。尚、本実施形態では、メモリ 17a に記憶したが、補正値を設定するヒューズを形成し、検査装置 19 の検査結果に基づいて該当するヒューズをカットするようにするようにしてもよい。

20

【0058】

そして、制御回路 17 は、コンピュータ 18 からの表示データ（画像データ）を、各有機 EL 素子 21 の発光の階調を表すマトリクスデータに変換する際に補正値 ΔV_d が使用される。詳述すると、制御回路 17 は表示データに基づいて求められる各画素回路 20 の有機 EL 素子 21 の輝度を設定するデータ電圧 V_{data} をそれぞれ対応する補正値 ΔV_d で補正した値を新たなデータ電圧 V_{data} とする。制御回路 17 はその各画素回路 20 の新たなデータ電圧 V_{data} をデータ線駆動信号としてデータ線駆動回路 12 に出力する。

30

【0059】

従って、製造ばらつきによる各画素回路（各トランジスタ；特に駆動用トランジスタ Q11）の動作特性のばらつきを検出することができる。しかも、各画素回路 20 の動作特性のばらつきを補正して各画素回路 20 の有機 EL 素子 21 のデータ電圧 V_{data} に対する輝度を一定にすることができる。

【0060】

又、検査装置 19 は、検出電流値が基準範囲内にない場合には画素回路 20 が動作不能と判断するようにすれば、製品として出荷ができるか否かの判断材料にすることができる。

【0061】

次に、上記のように構成した有機 EL ディスプレイ 10 の特徴を以下に記載する。

40

（1）本実施形態では、画素回路 20 にスイッチング用トランジスタ Q13 及び検出用トランジスタ Q14 を設けた。そして、テストモードにおいて、検出用トランジスタ Q14 を介して駆動用トランジスタ Q11 からのテスト用のデータ電流 V_{data} に対する電流値の駆動電流を検出装置 19 の電流検出回路 19a に供給できるようにした。

【0062】

従って、簡単に製造ばらつきによる各画素回路 20 の動作特性を検出することができる。その結果、有機 EL ディスプレイ 10 の不良品を出荷前に検査することができる。

【0063】

（2）本実施形態では、制御回路 17 に内蔵したメモリ 17a に、検査装置 19 が各画素

50

回路 20 毎に求めた、製造ばらつきに基づく動作特性の誤差を補正する補正值、即ち、設定輝度に対するデータ電圧 V_{data} に対する補正值 ΔV_d を記憶した。そして、制御回路 17 は表示データに基づいて求められる各画素回路 20 の有機 EL 素子 21 の輝度を設定するデータ電圧 V_{data} をそれぞれ対応する補正值 ΔV_d で補正した。

【0064】

従って、各画素回路 20 は、表示データに基づくデータ電圧 V_{data} に対して一様な電流値の駆動電流を有機 EL 素子 21 に供給でき、同有機 EL 素子を一様な輝度で発光させることができる。しかも、各画素回路 20 を補正值 ΔV_d で製造ばらつきによる動作特性を補正することができるため従来では不良品として廃棄される有機 EL ディスプレイを製品として改善されるため、有機ディスプレイの製造歩留まりを向上させることができる。

10

【0065】

(3) 本実施形態では、検出のための駆動電流を既存のデータ線 $X_1 \sim X_m$ を利用して電流検出回路 19a に供給するようにした。従って、電流検出のために回路規模が増大するのを抑えることができる。

【0066】

なお、本実施形態では、前記駆動用トランジスタ(第2のトランジスタ) Q_{11} と検出用トランジスタ(第3のトランジスタ) Q_{14} と直列に接続されたが、駆動用トランジスタ Q_{11} と検出用トランジスタ Q_{14} との間にその他の素子を挿入してもよい。この場合にも駆動用トランジスタ Q_{11} に対して検出用トランジスタ Q_{14} は直列に接続されていることになる。

20

【0067】

(第2実施形態)

次に第2実施形態について説明する。前記第1実施形態では、検査装置 19 が外部装置であったが、本実施形態では、前記第1実施形態の有機 EL ディスプレイ 10 の各要素 11 ~ 17 と同じ要素として検査装置 19 を構成したものである。従って、検査装置 19 は有機 EL ディスプレイ 10 とともに同有機 EL ディスプレイ 10 を実装する携帯電話、PDA、ノートパソコン等の携帯電子機器内に内蔵されることになる。

【0068】

尚、携帯電子機器内に内蔵される点に特徴があるだけなので、説明の便宜上、第1実施形態と共通する部分は省略しその特徴部分について説明する。

30

図6は、本実施形態の検査装置 19 の電気回路を示す。

【0069】

図6において、電流検出回路部 31 は、データ線 $X_1 \sim X_m$ に対応した数の電流検出回路 31a から構成されている。各電流検出回路 31a はそれぞれ切換え回路 16a を介してデータ線 $X_1 \sim X_m$ から供給される駆動用トランジスタ Q_{11} からのテスト用のデータ電圧 V_{data} に対する駆動電流をそれぞれアナログ検出する。尚、テスト用の表示データは、制御回路 17 のメモリ 17a に予め記憶されている。

【0070】

各電流検出回路 31a は、AD変換回路部 32 の対応するAD変換器 32a に接続されている。各AD変換器 32a は、データ線 $X_1 \sim X_m$ から供給される駆動電流の電流値をデジタル値に変換して制御回路 17 に出力する。

40

【0071】

制御回路 17 は、各AD変換器 32a からのデータ線 $X_1 \sim X_m$ から供給される駆動電流の電流値とテスト用のデータ電圧 V_{data} に対する設定電流値とそれぞれ比較する。そして、制御回路 17 は、その比較結果を一時記憶する。つまり、本実施形態では、制御回路 17 において前記第1実施形態の検査装置 19 と同じような検査処理を行う。尚、本実施形態の場合、一つの走査線上に接続された各画素回路 20 毎に検査を行った後次の走査線上の各画素回路の検査を行うようになっている。

【0072】

この比較結果を一時記憶した後、新たに異なる値のテスト用のデータ電圧 V_{data} を使

50

って同様のテストを有機ELディスプレイ10に対して行う。そして、制御回路17は、前記と同様に、各AD変換器32aからのデータ線X1～Xmから供給される駆動電流の電流値とをテスト用のデータ電圧Vdataに対する設定電流値とそれぞれ比較し、その比較結果を記憶する。

【0073】

制御回路17は、2種類の異なるテスト用のデータ電圧Vdataに対する比較結果に基づいて各画素回路20のデータ電圧Vdataに対する駆動用トランジスタQ11の出力電流特性を検査する。そして、制御回路17は、各画素回路20の特性が目標（規格）の特性となるように各画素回路20毎に補正値を求める。即ち、設定輝度に対するデータ電圧Vdataに対する補正値 ΔV_d を各画素回路20毎に求める。制御回路17は、その求めた補正値 ΔV_d を記憶回路としてのメモリ17aに記憶してテストモードは終了する。尚、制御回路17は、テストモードを定期的に行うか、電源投入直後に実行させるようになっている。制御回路17は、この補正値 ΔV_d を使って前記第1実施形態と同様に各画素回路20を表示データに基づいて駆動制御する。

10

【0074】

次に、上記のように構成した有機ELディスプレイ10の特徴を以下に記載する。

(1) 本実施形態では、画素回路20にスイッチング用トランジスタQ13及び検出用トランジスタQ14を設けた。そして、テストモードにおいて、検出用トランジスタQ14を介して駆動用トランジスタQ11からのテスト用のデータ電流Vdataに対する駆動電流の電流値を制御回路17に供給した。

20

そして、制御回路17において、各画素回路20の動作特性を検出する。従って、大がかりな検査装置を使用しないで、製造ばらつきによる各画素回路20の動作特性を簡単に検出することができる。しかも、制御回路17において、定期的に又電源投入直後等にテストモードを実行させるようにすれば、経年変化、環境温度の変化による各画素回路20の動作特性を検出することができる。

【0075】

(2) 本実施形態では、制御回路17に内蔵したメモリ17aに、同制御回路17が各画素回路20毎に求めた、製造ばらつき、経年変化、環境温度の変化に基づく動作特性の誤差を補正する補正値、即ち、設定輝度に対するデータ電圧Vdataに対する補正値 ΔV_d を記憶した。そして、制御回路17は表示データに基づいて求められる各画素回路20の有機EL素子21の輝度を設定するデータ電圧Vdataをそれぞれ対応する補正値 ΔV_d で補正した。

30

【0076】

従って、各画素回路20は、経年変化、環境温度が変化しても表示データに基づくデータ電圧Vdataに対して一様な電流値の駆動電流を有機EL素子21に供給でき、同有機EL素子を一様な輝度で発光させることができる。

【0077】

(3) 本実施形態では、検出のための駆動電流を既存のデータ線X1～Xmを利用して電流検出回路19aに供給するようにした。従って、電流検出のために回路規模が増大するのを抑えることができる。

40

【0078】

(第3実施形態)

次に、第1及び第2実施形態で説明した電気光学装置としての有機ELディスプレイ10の電子機器の適用について図7及び図8に従って説明する。有機ELディスプレイ10は、モバイル型のパーソナルコンピュータ、携帯電話、デジタルカメラ等種々の電子機器に適用できる。

【0079】

図7は、モバイル型パーソナルコンピュータの構成を示す斜視図を示す。図7において、パーソナルコンピュータ50は、キーボード51を備え本体部52と、前記有機ELディスプレイ10を用いた表示ユニット53を備えている。この場合でも、有機ELディスフ

50

レイ 10 を用いた表示ユニット 53 は前記実施形態と同様な効果を発揮する。その結果、パーソナルコンピュータ 50 は、欠陥の少ない画像表示を実現することができる。

【0080】

図 8 は、携帯電話の構成を示す斜視図を示す。図 8 において、携帯電話 60 は、複数の操作ボタン 61、受話口 62、送話口 63、前記有機 EL ディスプレイ 10 を用いた表示ユニット 64 を備えている。この場合でも、有機 EL ディスプレイ 10 を用いた表示ユニット 64 は前記実施形態と同様な効果を発揮する。その結果、携帯電話 60 は、欠陥の少ない画像表示を実現することができる。

【0081】

(第 4 実施形態)

本実施形態では、スイッチング用トランジスタと検出用トランジスタとを兼用する実施形態について、図 9 に示す画素回路について説明する。

図 9 において、各画素回路 20 は、第 2 のトランジスタとしての駆動用トランジスタ Q20、第 1 スwitchング用トランジスタ Q21 及び第 2 スwitchング用トランジスタ Q22、発光制御用トランジスタ Q23、及び、保持素子としての保持キャパシタ C1 を有している。駆動用トランジスタ Q20 は P チャネル TFT より構成されている。第 1 及び第 2 スwitchング用トランジスタ Q21、Q22 及び発光制御用トランジスタ Q23 は N チャネル TFT より構成されている。

【0082】

駆動用トランジスタ Q20 は、ドレインが発光制御用トランジスタ Q23 を介して前記有機 EL 素子 21 の陽極に接続され、ソースが電源線 L1 に接続されている。電源線 V_L には、前記有機 EL 素子 21 を駆動させるための駆動電圧 V_{dd} が供給されている。前記駆動用トランジスタ Q20 のゲートと電源線 V_L との間には、保持キャパシタ C1 が接続されている。

【0083】

また、駆動用トランジスタ Q20 のゲートは、前記第 1 スwitchング用トランジスタ Q21 のドレインに接続されている。第 1 スwitchング用トランジスタ Q21 のソースは、第 2 スwitchング用トランジスタ Q22 のドレインと接続されている。又、第 2 スwitchング用トランジスタ Q22 のドレインは前記駆動用トランジスタ Q20 のドレインと接続されている。

【0084】

さらに、第 2 スwitchング用トランジスタ Q22 のソースは、データ線 X_m を介してデータ線駆動回路 12 の単一ライン駆動回路 30 に接続されている。そして、この単一ライン駆動回路 30 は、データ電流生成回路 40a が設けられている。データ電流生成回路 40a は、画素回路 20 に対してデータ信号 I を出力する。そして、データ線 X_m は、第 1 スイッチ Q11 を介してデータ電流生成回路 40a に接続されるとともに、第 2 スイッチ Q12 を介して電流検出回路 30b に接続される。

【0085】

第 1 及び第 2 スwitchング用トランジスタ Q21、Q22 のゲートには、それぞれ、第 1 の副走直線 V_a 及び第 2 の副走直線 V_b が接続されている。第 1 の副走直線 V_a 及び第 2 の副走直線 V_b から第 1 走直信号 S_{L1} 及び第 2 の走直信号 S_{L2} によって第 1 及び第 2 スwitchング用トランジスタ Q21、Q22 はオンされるようになっている。さらに、発光制御用トランジスタ Q23 のゲートは、発光制御信号 G_P によって制御される。

【0086】

第 1 スイッチ Q11、第 1 のスswitchング用トランジスタ Q21、及び第 2 のスswitchング用トランジスタ Q22 がオン状態の期間にデータ電流生成回路 40a がデータ信号 I をデータ線 X_m を介して出力すると、画素回路 20 にデータ信号 I が供給され、保持キャパシタ C1 にデータ信号 I に対応した電荷量が蓄積され、駆動トランジスタの導通状態が設定される。これが書き込み動作である。

続いて、発光制御用トランジスタ Q23 が発光制御用トランジスタ Q23 をオン状態とす

10

20

30

40

50

る発光制御信号GPにตอบสนองしてオン状態となると、駆動用トランジスタQ20の導通状態に応じた電流量が有機EL素子21に供給される。

【0087】

これに対してテストモードでは、上記の書き込み動作は基本的に同じであるが、通常データ信号の代わりにテスト用の信号に対応した電荷量を保持キャパシタに保持させる。次に、第1のスイッチング用トランジスタQ21、第1のスイッチQ11、及び発光制御用トランジスタQ23をオフ状態としたまま、第2のスイッチング用トランジスタQ22及び第2のスイッチQ12をオン状態として、駆動トランジスタQ20を通過する電流量を電流検出回路30bで検出する。第4の実施形態では、第1の実施形態とは異なり、検出用トランジスタを新たに設ける代わりに2つのスイッチングトランジスタのうち一つ（第2のスイッチングトランジスタQ22）を検出用トランジスタとしても兼用している。

10

【0088】

尚、発明の実施形態は、上記実施形態に限定されるものではなく、以下のように実施してもよい。

前記第1実施形態では、出荷前の有機ELディスプレイを検査する検査装置19を使ってディスプレイを検査した。これを携帯電話、PDA、ノートパソコン等の携帯電子機器について、その携帯電子機器のバッテリーを充電器で充電する際に、その充電中に携帯電子機器に搭載された有機ELディスプレイを検査装置19で検査するようにしてもよい。この場合、該充電器に検査装置を内蔵する必要がある。そして、充電を開始すると、テストモードとなり、各画素回路20を電流検出を行い検査することになる。このようにすることによって、携帯電子機器に搭載された有機ELディスプレイについて各画素回路20の経年変化による動作特性を充電する毎に補正することができる。

20

【0089】

上記の実施形態では、検査装置19は、表示パネル部11の全ての画素回路20に対する電流検出回路19aを設けたが、第2実施形態のように、データ線X1～Xmの数と同じ数で実施してもよい。この場合、第2実施形態のように一つの走直線上に接続された各画素回路20毎に検査を行った後次の走直線上の各画素回路の検査を行うことになる。

【0090】

前記第1実施形態では、検査装置19が求めた補正值 V_d を制御回路17に内蔵したメモリ17aに記憶し、そのメモリ17aに記憶した補正值 V_d を使って新たなデータ電圧 V_{data} を作成した。

30

【0091】

前記実施形態では、電子回路として画素回路20に具体化して好適な効果を得たが、有機EL素子21以外の例えばLEDやFED等の発光素子のような被駆動素子を駆動する電子回路に具体化してもよい。又、被駆動素子として磁気RAMがある。従って、該磁気RAMを利用したメモリ装置に應用してもよい。

【0092】

前記実施形態では、補正值 ΔV_d を求める際、2つ異なるテスト用のデータ電圧 V_{data} を用いてテストを行って求めた。これを、1つのテスト用のデータ電圧 V_{data} を用いてテストを行ったり、3つ以上のテスト用のデータ電圧 V_{data} を用いてテストを行って求めて実施してもよい。

40

上記の実施形態では電流をデータ線X1～Xmを介して電流検出回路に供給したが、これを検出用トランジスタQ13に検出専用の配線を設け、これら配線を介して電流検出回路1に供給するようにして実施するようにしてもよい。

【0093】

上記の実施形態では、画素回路の被駆動素子として有機EL素子21について具体化した。が、無機EL素子に具体化してもよい。つまり、無機EL素子からなる無機ELディスプレイに應用しても良い。

【0094】

上記の実施形態では画素回路20は、電圧駆動型の画素回路に具体化した。が、電流駆動型

50

の画素回路の有機ELディスプレイに適用してもよい。又、時分割、面積階調等のデジタル駆動される画素回路に有機ELディスプレイに適用しても良い。

【図面の簡単な説明】

【図1】本実施形態の有機ELディスプレイの回路構成を示すブロック回路図。

【図2】表示パネル部とデータ線駆動回路の内部回路構成を示すブロック回路図。

【図3】画素回路の内部回路構成を示す回路図。

【図4】通常モードにおける各信号のタイミングチャート。

【図5】テストモードにおける各信号のタイミングチャート。

【図6】第2実施形態を説明するための要部電気ブロック回路図。

【図7】第3実施形態を説明するためのモバイル型パーソナルコンピュータの構成を示す斜視図。 10

【図8】第3実施形態を説明するための携帯電話の構成を示す斜視図。

【図9】第4実施形態に係る画素回路の内部回路構成を示す回路図。

【符号の説明】

C1 容量素子としての保持キャパシタ

Q11 第2のトランジスタとしての駆動用トランジスタ

Q12 第1のトランジスタとしてのスイッチング用トランジスタ

Q13 第4のトランジスタとしての発光制御用トランジスタ

Q14 第3のトランジスタとしての検出用トランジスタ

Y1～Yn 走直線 20

Va 第1副走直線

Vb 第2副走直線

X1～Xm データ線

10 電気光学装置としての有機ELディスプレイ

11 表示パネル部

17 補正值算出回路を構成する制御回路

17a 記憶回路としてのメモリ

19 補正值算出回路を構成する検直装置

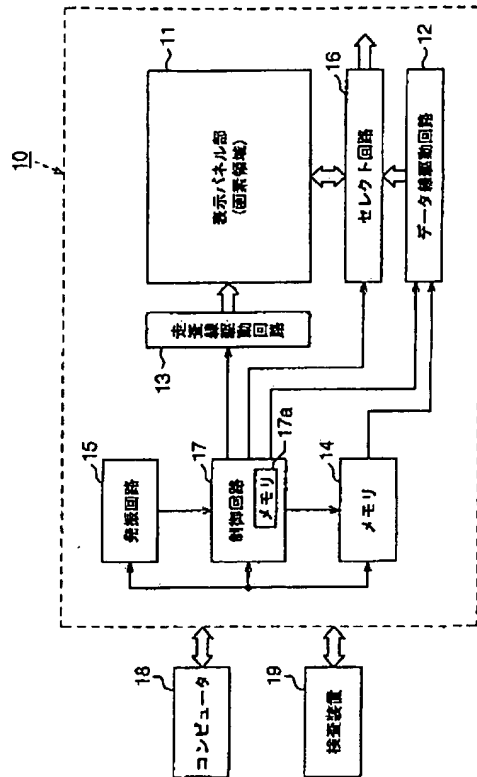
19a 電流検出回路

20 電子回路としての画素回路 30

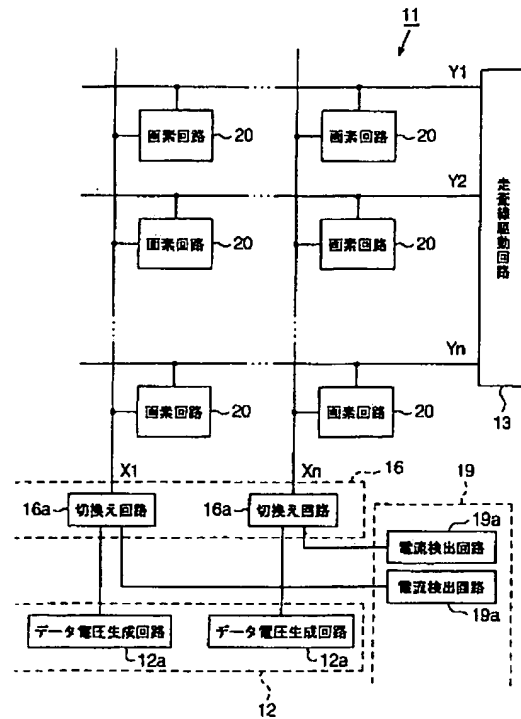
21 被駆動素子としての有機EL素子

31a 電流検出回路

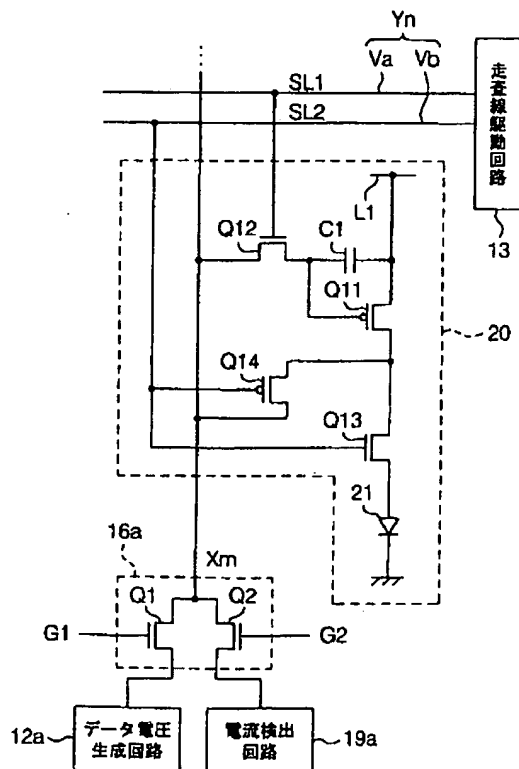
【 図 1 】



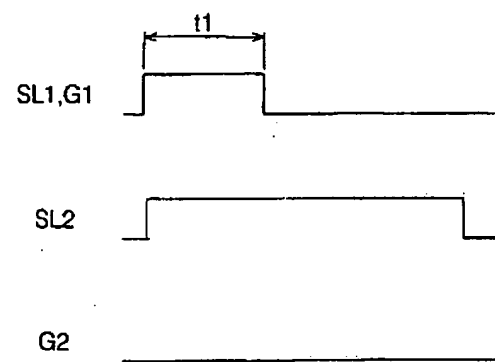
【圖 2】



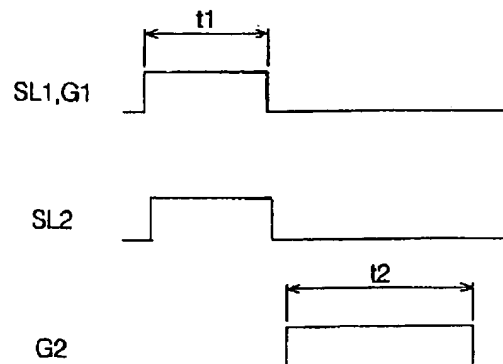
【 図 3 】



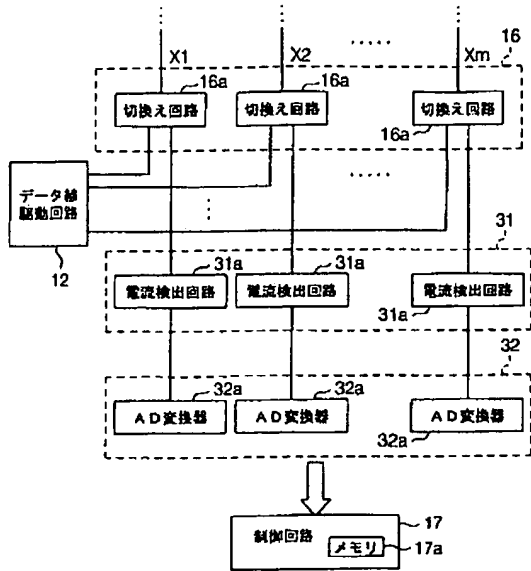
【 図 4 】



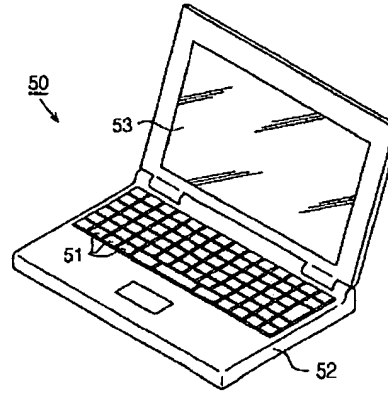
【圖 5】



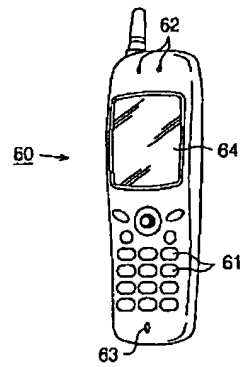
【図 6】



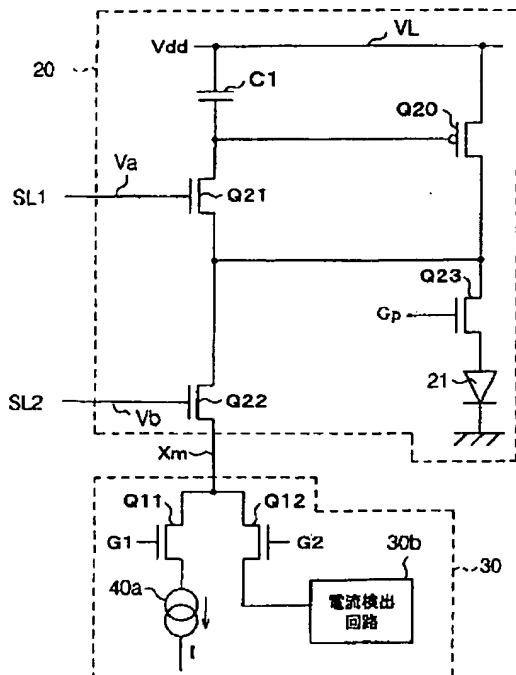
【図 7】



【図 8】



【図 9】



フロントページの続き

(51)Int.Cl.⁷

F I

テーマコード (参考)

H 0 5 B 33/14

A